

Les Alpes, banc d'essai pour les puces

Un laboratoire du CNRS installé à 2.500 mètres d'altitude dans les Alpes teste la résistance des circuits intégrés aux rayons cosmiques.

Il faut un équipement de haute montagne pour se rendre dans le nouveau laboratoire de test de vulnérabilité aux particules cosmiques des circuits intégrés, l'Astep (Altitude See - single event effect - Test European Platform), inauguré cet été sur le plateau de Bure, dans les Hautes-Alpes. Pour profiter d'une densité de rayonnement dix fois supérieure à celle du niveau de la mer, ses concepteurs ont en effet choisi d'installer leur plate-forme à 2.552 mètres d'altitude sur un socle de roches calcaires battu par les vents, la neige, le brouillard et la glace. Ces conditions extrêmes sont à la hauteur de l'enjeu scientifique et industriel : raccourcir au maximum les délais d'étude sur l'effet des douches de particules cosmiques, pour permettre aux ingénieurs des semi-conducteurs de concevoir rapidement des parades.

Le problème est urgent : plus la taille des circuits se réduit, plus les systèmes qui les utilisent sont vulnérables aux radiations naturelles. Les chercheurs en ont eu l'intuition dès 2000, après la défaillance inexplicable de plusieurs gros serveurs de Sun Microsystems. Ils en ont acquis la certitude depuis, en constatant la multiplication des erreurs de soft sur les mémoires électroniques. Désormais, le « mal des étoiles » est au cœur des préoccupations des fondeurs de silicium. « C'est la contrepartie de la course à la miniaturisation, résume Joseph Borel, qui a commencé à alerter les professionnels quand il était vice-président de STMicroelectronics, responsable des systèmes intégrés. Les nanotechnologies manipulent des quantités de charges voisines du femto-coulomb [millionième de milliardième de coulomb, NDLR] pour véhiculer l'information logique. Or les rayonnements cosmiques, constitués de protons solaires, de neutrons et d'ions lourds pour l'essentiel, en déposent



Logé en haute montagne sur un socle de roches calcaires battu par les vents et la neige, le laboratoire du CNRS accueille depuis l'été deux bancs de tests : pour STMicroelectronics, directement impliqué dans le financement du projet (1 million d'euros au total), et l'américain Xilinx.

chaque seconde plusieurs dizaines dans le volume du silicium. Statistiquement, aucune partie du circuit n'est donc à l'abri de cette douche particulaire ».

Depuis « l'affaire Sun », plusieurs épisodes sont venus le prouver, à des degrés de gravité divers. L'an dernier, par exemple, les appareils de vote électronique d'un village belge d'environ 250 habitants ont comptabilisé plus de 4.300 suffrages. Sollicités pour étudier ce mystère, les mathématiciens de l'université de Louvain ont compris que la différence (4.096 votants) correspondait exactement à une unité informatique élevée à la puissance 13. Ils en ont déduit qu'une perturbation

extérieure s'était produite au moment même où les résultats étaient transférés.

Risque de black-out

Ces parasitages sont constants car les particules incriminées ne connaissent aucun obstacle physique. Elles peuvent même percuter et détruire les noyaux atomiques du silicium au point d'en changer les propriétés, pensent les chercheurs, et de corrompre les calculs informatiques, les communications téléphoniques, les enregistrements de paramètres médicaux et autres transferts d'informations. La plupart du temps, ces perturbations sont sans conséquences car le niveau de mi-

niaturisation des systèmes coûteux de « triplication » dans les secteurs sensibles comme l'aéronautique, protègent encore l'intégrité des données. Mais que se passera-t-il quand des circuits encore plus miniaturisés (on parle de niveaux de gravures à 22 nanomètres dans dix ans contre 90 aujourd'hui) serviront à toutes sortes de transactions sensibles : paiement mobile, transfert de données confidentielles, routage d'intranet, contrôle d'accès...

C'est pour mesurer précisément les risques que Joseph Borel, aidé de l'équipe CNRS « dispositifs ultimes sur silicium » du L2 MP (Laboratoire Matériaux et Microélectronique de Provence) de

Marseille, ont monté le laboratoire Astep. « Comme la quantité de particules énergétiques qui y parvient est dix fois supérieure à celle observée au niveau de la mer, explique le patron du laboratoire Jean-Luc Autran, les campagnes de mesures permettent de détecter un nombre statistiquement significatif d'erreurs sur une durée d'expérience dix fois plus courte, ce qui est déterminant pour l'industrie des semi-conducteurs ».

Le lieu d'expérimentation, qui occupe une vingtaine de mètres carrés dans un ancien observatoire, accueille depuis l'été deux bancs de tests : pour STMicroelectronics, directement impliqué dans le financement du projet

(1 million d'euros au total), et l'américain Xilinx.

Les deux industriels veulent savoir quel est le niveau de sensibilité des composants gravés à 130 nanomètres de précision, la technologie qui équipe aujourd'hui la plupart des appareillages électroniques. Les résultats présentés il y a quelques semaines ont montré que les circuits (des mémoires de 4 gigabits de données) étaient affectés en moyenne par cinq erreurs chaque mois à cause des bombardements de particules. « Les industriels ne peuvent plus ignorer le problème », résume Joseph Borel.

Filtrages logiques

Cette année, c'est au tour des circuits actuellement les plus fins, gravés à 65 nanomètres de résolution, de passer sur le banc de test. Pour contrer les rayonnements parasites, les ingénieurs veulent éprouver de nouvelles architectures capables de réagir à l'instant même où se produit la perturbation. « Avant une décennie, poursuit l'ingénieur, les nanotechnologies seront capables de produire des circuits tournant à des temps de propagation de l'ordre de la picoseconde (un millième de milliardième de seconde). Certains experts estiment que les risques de perturbation seront multipliés par 1000. Pour fonctionner sans problème, ils devront intégrer des dispositifs de filtrages logiques calculant la durée des signaux pour éliminer ceux ressemblant à l'impact fugace d'une particule ».

D'ici là, le laboratoire sera étendu de 100 m² pour offrir aux industriels une plate-forme pour des tests de validation en série, sans doute une centaine simultanément d'ici à cinq ans. A 2.552 mètres d'altitude, l'Astep sera alors bien placé pour délivrer un label de certification aux circuits garantis « cosmic failure safe ».